

## BEST AVAILABLE COPY

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-313259

(43)Date of publication of application : 09.11.2001

(51)Int.CI.

H01L 21/205  
C30B 29/38  
H01L 33/00  
H01S 5/343

(21)Application number : 2000-130434

(71)Applicant : TOYODA GOSEI CO LTD

(22)Date of filing : 28.04.2000

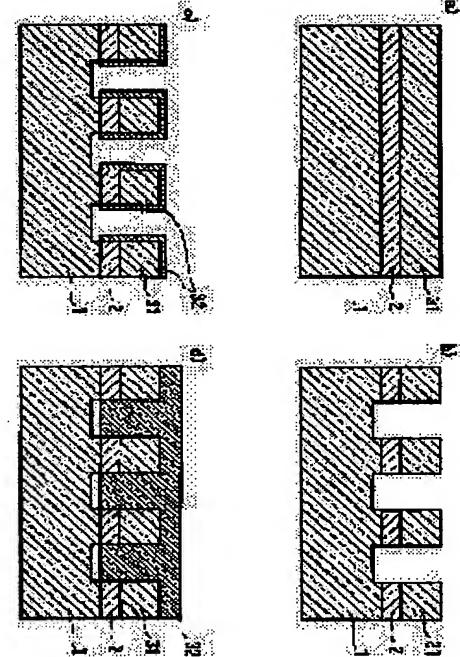
(72)Inventor : KOIKE MASAYOSHI  
NAGAI SEIJI  
TEZENI YUUTA

## (54) METHOD FOR PRODUCING III NITRIDE BASED COMPOUND SEMICONDUCTOR SUBSTRATE AND SEMICONDUCTOR ELEMENT

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a III nitride based compound semiconductor substrate in which through dislocation is suppressed.

**SOLUTION:** A GaN layer 31 is etched into insular spots, stripes or lattice and provided with a level difference and the bottom part is formed to become the recess of an original substrate 1. Using the upper surface and the side face at the upper stage of level difference as nuclei, GaN 32 is grown epitaxially in the lateral direction and the upper part of the lower stage of level difference (recess of the original substrate 1) is filled before GaN 32 is also grown epitaxially above. Upper part of the part where GaN 32 is grown epitaxially in the lateral direction may be a region where propagation of through dislocation in the GaN layer 31 is suppressed. The remaining GaN layer 31 is removed by etching along with the upper layer GaN 32 and when GaN 33 is grown epitaxially using the upper surface and the side face at the upper stage of the remaining GaN layer 32 as nuclei, a GaN substrate 30 in which through dislocation is suppressed significantly can be obtained. The GaN substrate 30 can be separated easily when the contact area (GaN layer 31) with the original substrate 1 is decreased.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

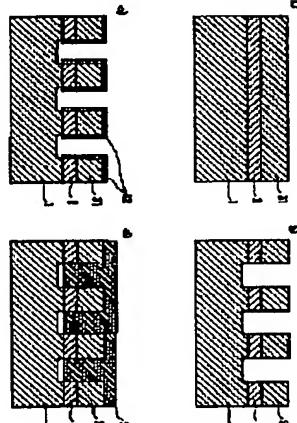
일본공개특허공보 특개2001-313259호 사본1부.

[첨부그림 1]

(19) 日本国特許庁 (JP)	(12) 公開特許公報 (A)	(11) 特許出願公開番号 特開2001-313259 (P2001-313259A)
(43) 公開日 平成13年11月9日 (2001.11.9)		
(51) Int.Cl. H01L 21/205 C30B 29/38 H01L 33/00 H01S 5/343	調査記号 H01L 21/205 C30B 29/38 H01L 33/00 H01S 5/343	P1 H01L 21/205 C30B 29/38 H01L 33/00 H01S 5/343 テ-マコ-ト(参考) 4G077 D 5F041 C 5F045 5F079
審査請求 未請求 前求査の数8 DL (全14頁)		
(21) 出願号 特願2000-130434(P2000-130434)	(71) 出願人 000241463 豊田合成株式会社 愛知県西春日井郡春日町大字落合字長畑1 番地	
(22) 出願日 平成12年4月28日 (2000.4.28)	(72)発明者 小池 正好 愛知県西春日井郡春日町大字落合字長畑1 番地 豊田合成株式会社内	
	(72)発明者 水井 駿二 愛知県西春日井郡春日町大字落合字長畑1 番地 豊田合成株式会社内	
	(74)代理人 100087723 弁理士 須谷 修	
最終頁に続く		

(54)【発明の名称】 III 族金属化物複合物半導体基板の製造方法及び半導体電子

【課題】 宽温転位を抑制したIII族金属化物複合物半導体基板を提供すること。  
【解決手段】 GaN層31を柱状、メタライノ状又は棒子状等の凸起部にエッチングして柱状を設け、底部を、元基板1の凹部となるよう形成する。こうして、柱状の上部の上面及び側面を柱とし、GaN層32を横方向エピタキシャル成長させることで柱状の下部(元基板1の凹部)上方を埋めたのち、さらに上方にも成長させる。このときGaN層32が横方向エピタキシャル成長した部分の上部に、GaN層31が有する宽温転位の伝播が抑制された領域となることができる。こののち残ったGaN層31を上層のGaN層32とともにエッチングして除去し、残ったGaN層32の上部の上面及び側面を柱として、GaN層32を横方向エピタキシャル成長させれば、宽温転位の著しく抑制されたGaN基板30を得ることができる。GaN基板30は元基板1との接触面(GaN層31)を小さくしておけば、分離が容易である。



## [첨부그림 2]

### 【特許請求の範囲】

【請求項 1】 元基板上にIII族窒化物系化合物半導体をエピタキシャル成長させ、元基板から分離することによりIII族窒化物系化合物半導体基板を得るIII族窒化物系化合物半導体基板の製造方法において、少なくとも1層のIII族窒化物系化合物半導体から成り、最上層を第1のIII族窒化物系化合物半導体とする基底層を前記元基板上に形成する工程と、

前記基底層と前記元基板表面の少なくとも一部とをエッチングにより削り、点状、ストライプ状又は格子状等の島状態とし、前記基板面に前記基底層の形成された上段と、前記基底層の形成された下段との段差を設ける工程と、前記エッチングにより形成された点状、ストライプ状又は格子状等の島状態の前記第1のIII族窒化物系化合物半導体の島の上段の上面及び側面を核として、第2のIII族窒化物系化合物半導体を砥及び横方向エピタキシャル成長させて段差の下段上方を充填すると共に段差の上段を覆う第1の横方向エピタキシャル成長工程と、

前記第1の段差形成工程でエッチングされなかった第1のIII族窒化物系化合物半導体とする基底層の、一部を除いてその他全部を、上層の第2のIII族窒化物系化合物半導体と前記元基板表面の少なくとも一部とともにエッチングにより削り、残った第2のIII族窒化物系化合物半導体の上段と、前記第2のIII族窒化物系化合物半導体形成されていない、元基板面の凹部である下段との段差を設ける第2の段差形成工程と、

前記エッチングにより形成された前記第2のIII族窒化物系化合物半導体の第2の段差の上段の上面及び側面を核として、第3のIII族窒化物系化合物半導体を砥及び横方向エピタキシャル成長させて段差の下段上方を充填すると共に段差の上段を覆う第2の横方向エピタキシャル成長工程と、

元基板及び前記第2の段差形成工程で削りかかれた前記基底層を除いて、第2のIII族窒化物系化合物半導体と第3のIII族窒化物系化合物半導体から成る基板を得る工程とを有することを持続とするIII族窒化物系化合物半導体の製造方法。

【請求項 2】 元基板上にIII族窒化物系化合物半導体をエピタキシャル成長させ、元基板から分離することによりIII族窒化物系化合物半導体基板を得るIII族窒化物系化合物半導体基板の製造方法において、

少なくとも1層のIII族窒化物系化合物半導体から成り、島上層を第1のIII族窒化物系化合物半導体とする基底層を前記元基板上に形成する工程と、

前記基底層をエッチングにより削り、点状、ストライプ状又は格子状等の島状態とし、前記元基板の面を底部に露出させるよう段差を設ける第1の段差形成工程と、

第1の段差形成工程で形成された段差の底部に、上面が前記島上層の上面よりも低い位置となる厚さで第1のマスクを形成する第1マスク形成工程と、

前記エッチングにより形成された点状、ストライプ状又は格子状等の島状態の前記第1のIII族窒化物系化合物半導体の島の上段の上面及び側面を核として、第2のIII族窒化物系化合物半導体を砥及び横方向エピタキシャル成長させて段差の底部の前記第1のマスク上方を充填すると共に段差の上段を覆う第1の横方向エピタキシャル成長工程と、

前記第1の段差形成工程でエッチングされなかった第1のIII族窒化物系化合物半導体とする基底層の端部を、上層の第2のIII族窒化物系化合物半導体とともにエッチングにより削り、残った第2のIII族窒化物系化合物半導体を上段として前記元基板の面を底部に露出させるよう段差を設ける第2の段差形成工程と、

第1の段差形成工程で形成された段差の底部に、上面が前記島上層のIII族窒化物系化合物半導体の上面よりも低い位置となる厚さで第2のマスクを形成する第2マスク形成工程と、

前記エッチングにより形成された前記第2のIII族窒化物系化合物半導体の第2の段差の上段の上面及び側面を核として、第3のIII族窒化物系化合物半導体を砥及び横方向エピタキシャル成長させて段差の底部の前記第2のマスク上方を充填すると共に段差の上段を覆う第2の横方向エピタキシャル成長工程と、

前記第1、第2のマスクをウエットエッチングにより除去マスク除去工程と、元基板を除いて、第2のIII族窒化物系化合物半導体から成る基板を得る工程とを有することを持続とするIII族窒化物系化合物半導体の製造方法。

【請求項 3】 前記マスクは、その上にIII族窒化物系化合物半導体のエピタキシャル成長が阻害される物質から成ることを持続とする請求項2に記載のIII族窒化物系化合物半導体の製造方法。

【請求項 4】 前記第1及び第2の段差の側面は、端部が(111-20)面であることを持続とする請求項1乃至請求項3のいずれか1項に記載のIII族窒化物系化合物半導体基板の製造方法。

【請求項 5】 前記第1のIII族窒化物系化合物半導体と前記第2のIII族窒化物系化合物半導体とが同図成であることを持続とする請求項1乃至請求項4のいずれか1項に記載のIII族窒化物系化合物半導体基板の製造方法。

【請求項 6】 前記第3のIII族窒化物系化合物半導体と前記第2のIII族窒化物系化合物半導体とが同図成であることを持続とする請求項1乃至請求項5のいずれか1項に記載のIII族窒化物系化合物半導体基板の製造方法。

【請求項 7】 請求項1乃至請求項6のいずれか1項に記載のIII族窒化物系化合物半導体基板の製造方法によ

### [첨부그림 3]

리포트した(1)族化合物系化合物半導体基板に形成されたことを特徴とする(1)族化合物系化合物半導体基板。

【請求項 8】 請求項 1乃至請求項のいずれか 1 項に記載の(1)族化合物系化合物半導体基板の製造方法により製造した(1)族化合物系化合物半導体基板に、少なくとも(1)族化合物系化合物半導体層を被覆することにより得られることを特徴とする(1)族化合物系化合物半導体发光素子。

#### 【0001】

【発明の属する技術分野】 本発明は、(1)族化合物系化合物半導体基板の製造方法に関する。特に、積層工ビタキシャル成長 (ELO) 成長を用いる、(1)族化合物系化合物半導体基板の製造方法に関する。本発明により製造された(1)族化合物系化合物半導体基板は、他の半導体基板同様、半導体素子形成のための基板として有用である。尚、(1)族化合物系化合物半導体とは、例えば AlN, GaN, InN のような 2 元系、Al<sub>1-x</sub>Ga<sub>x</sub>N, Al<sub>1-x</sub>In<sub>x</sub>N (いずれも 0 < x < 1) のような 3 元系、Al<sub>1-x</sub>Ga<sub>x</sub>Y<sub>y</sub> (0 < x < 1, 0 < y < 1, 0 < x+y < 1) の 4 元系を包括した一般式 Al<sub>x</sub>Ga<sub>y</sub>In<sub>1-x-y</sub>N (0 < x < 1, 0 < y < 1, 0 < x+y < 1) で表されるものがある。なお、本明細書においては、特に断らない限り、単に(1)族化合物系化合物半導体と言う場合は、伝導型を n 型あるいは p 型にするための不純物がドープされた(1)族化合物系化合物半導体をも含んだ表現とする。

#### 【従来の技術】

【0002】 (1)族化合物系化合物半導体は、例えば発光素子とした場合、発光スペクトルが紫外から赤色の広範囲に渡る直角透型の半導体であり、発光ダイオード (LED) やレーザダイオード (LD) の発光素子に応用されている。また、そのバンドギャップが広いため、他の半導体を用いた素子よりも高温において安定した動作を期待できるから、FET 等トランジスタへの応用も盛んに開発されている。また、ヒ素 (As) を主成分としていないことで、環境面からも様々な半導体素子一般への開発が期待されている。この(1)族化合物系化合物半導体では、通常、サファイアを基板として用い、その上に形成している。

#### 【0003】

【発明が解決しようとする課題】 しかしながら、サファイア基板上に(1)族化合物系化合物半導体を形成すると、サファイアと(1)族化合物系化合物半導体との原子定数のミスマッチにより軽位が発生し、このため素子特性が良くないという問題がある。このミスマッチによる軽位は半導体層を基板方向 (基板面に垂直方向) に貫通する貫通軽位であり、(1)族化合物系化合物半導体中に 109 cm<sup>-2</sup> 程度の軽位が伝播してしまうという問題がある。これが組成の異なる(1)族化合物系化合物半導体各層を最上層まで伝播する。これにより例えば発光素子の

場合、(1)の開通電流、(1)及び(1)の素子寿命などとの素子特性が良くならないという問題があった。また、他の半導体素子としても、欠陥により電子が散乱することから、移動度 (モビリティ) の低い半導体素子となるにとどまっていた。これらは、他の基板を用いる場合も同様であった。

【0004】 これについて、図 9 の様式図で説明する。図 9 は、基板 9 と、その上に形成された(1)族化合物系化合物半導体層 9 2 と、更にその上に形成された(1)族化合物系化合物半導体層 9 3 を示したものである。基板 9 1 としてはリフライアなど、バッファ層 9 2 としては変化アルミニウム (AlM) などが従来用いられている。変化アルミニウム (AlM) のバッファ層 9 2 は、サファイア基板 9 1 と(1)族化合物系化合物半導体層 9 3 とのミスマッチを緩和させる目的で設けられているものであるが、それでも軽位の発生をりとすることはできない。この軽位発生点 9 0 0 から、軸方向 (基板面に垂直方向) に貫通軽位 9 0 1 が伝播し、それはバッファ層 9 2、(1)族化合物系化合物半導体層 9 3 をも貫いていく。こうして、(1)族化合物系化合物半導体層 9 3 の上層に、所望の様な(1)族化合物系化合物半導体を被覆して半導体素子を形成しようとしても、(1)族化合物系化合物半導体層 9 3 の表面に達した軽位 9 0 1 から、半導体素子を貫通軽位が更に軸方向に伝播していくこととなる。このように、従来の技術では、(1)族化合物系化合物半導体層を形成する際、軽位の伝播を阻止できないという問題があった。

【0005】 同様の化合物から成る元基板を用いて(1)族化合物系化合物半導体層を厚く形成し、元基板を除去することにより(1)族化合物系化合物半導体基板を得ることも可能である。いわゆる ELO、Frede などと称されるものもこれにあたる。しかし、この場合元基板からの(1)族化合物系化合物半導体基板の剥離が決して容易ではなく、実用的とは言えなかつた。

【0006】 本発明は上記の課題を解決するためになされたものであり、その目的は、貫通軽位の発生を抑制した(1)族化合物系化合物半導体基板を容易に製造することである。また、その貫通軽位の発生を抑制した(1)族化合物系化合物半導体基板を用いた半導体素子を提供することである。

#### 【0007】

【課題を解決するための手段】 上記の課題を解決するため、請求項 1 に記載の発明は、元基板上に(1)族化合物系化合物半導体をエビタキシャル成長させ、元基板から分離することにより(1)族化合物系化合物半導体基板を得る(1)族化合物系化合物半導体基板の製造方法において、少なくとも 1 層の(1)族化合物系化合物半導体から成り、最上層を第 1 の(1)族化合物系化合物半導体とする基底層を前記元基板上に形成する工程と、前記基底層と前記元基板表面の少なくとも一部とをエッチングにより削り、点状、ストライプ状又は粒子状等の島状態と

## [첨부그림 4]

し、前記基板面に前記基底層の形成された上部と、前記基底層の形成されていない、元基板面の凹部である下段との段差を設ける第1の段差形成工程と、前記エッチングにより形成された点状、ストライプ状又は格子状等の凹状の前記第1のIII族空化物系化合物半導体の段差の上段の上面及び側面を核として、第2のIII族空化物系化合物半導体を既及び横方向エピタキシャル成長させて段差の下段上方を充填すると共に段差の上段を覆う第1の横方向エピタキシャル成長工程と、前記第1の段差形成工程でエッチングされなかった第1のIII族空化物系化合物半導体とする基底層の一部を除いてその他全部を、上層の第2のIII族空化物系化合物半導体と前記元基板表面の少なくとも一部とともにエッチングにより除き、残った第2のIII族空化物系化合物半導体の上段と、前記第2のIII族空化物系化合物半導体形成されていない、元基板面の凹部である下段との段差を設ける第2の段差形成工程と、前記エッチングにより形成された前記第2のIII族空化物系化合物半導体の第2の段差の上段の上面及び側面を核として、第3のIII族空化物系化合物半導体を既及び横方向エピタキシャル成長させて段差の下段上方を充填すると共に段差の上段を覆う第2の横方向エピタキシャル成長工程と、元基板及び前記第2の段差形成工程で除かれなかった前記基底層を残して、第2のIII族空化物系化合物半導体と第3のIII族空化物系化合物半導体から成る基板を得る工程とを有することを特徴とする。尚、本明細書で基底層とは、単層のIII族空化物系化合物半導体層の場合と、III族空化物系化合物半導体層を少なくとも1層含む多層層を一括して表現するため用いる。また、ここで説明した、エッチングにより形成された段差の上段の様子を概念的に言うものであって、必ずしも各々が分離した領域を言うものではなく、ウエハ全体をストライプ状又は格子状に形成するなどのように極めて広い範囲において段差の上段が連続しても良いものとする。また、段差の側面と接するもしくは基板面及びIII族空化物系化合物半導体表面に対して垂直となるものを言うものでなく、斜めの面でも良い。この際、段差の内部に底面の無い、断面がV字状のものでも良い。また、「上方を充填する」とは、そこに空隙が無いように完全に充填するという意味ではなく、空隙があっても良い。その空隙は、両側からのエピタキシャル成長面に原料が供給されないまま成長が終わることによる空隙、基板面とIII族空化物系化合物半導体とのギャップその他であっても良い。これらは特に旨及さない限り以下の請求項でも同様とする。

【0008】また、請求項2に記載の発明は、元基板上にIII族空化物系化合物半導体をエピタキシャル成長させ、元基板から分離することによりIII族空化物系化合物半導体基板を得るIII族空化物系化合物半導体基板の製造方法において、少なくとも1層のIII族空化物系化合物半導体から成り、最上層を第1のIII族空化物系化

合物半導体とする基底層を前記元基板上に形成する工程と、前記基底層をエッチングにより削り、点状、ストライプ状又は格子状等の凹状とし、前記元基板の面を底部に露出させるよう段差を設ける第1の段差形成工程と、第1の段差形成工程で形成された段差の底部に、上面が前記最上層の上面よりも低い位置となる厚さで第1のマスクを形成する第1マスク形成工程と、前記エッチングにより形成された点状、ストライプ状又は格子状等の凹状の前記第1のIII族空化物系化合物半導体の段差の上段の上面及び側面を核として、第2のIII族空化物系化合物半導体を既及び横方向エピタキシャル成長させて段差の底部の前記第1のマスク上方を充填すると共に段差の上段を覆う第1の横方向エピタキシャル成長工程と、前記第1の段差形成工程でエッチングされなかった第1のIII族空化物系化合物半導体とする基底層の端全部を、上層の第2のIII族空化物系化合物半導体とともにエッチングにより除き、残った第2のIII族空化物系化合物半導体を上段として前記元基板の面を底部に露出させるよう段差を残す第2の段差形成工程と、第1の段差形成工程で形成された段差の底部に、上面が前記第2のIII族空化物系化合物半導体の上面よりも低い位置となる厚さで第2のマスクを形成する第2マスク形成工程と、前記エッチングにより形成された前記第2のIII族空化物系化合物半導体の第2の段差の上段の上面及び側面を核として、第3のIII族空化物系化合物半導体を既及び横方向エピタキシャル成長させて段差の底部の前記第2のマスク上方を充填すると共に段差の上段を覆う第2の横方向エピタキシャル成長工程と、前記第1、第2のマスクをウエットエッティングにより除くマスク除去工程と、元基板を残して、第2のIII族空化物系化合物半導体と第3のIII族空化物系化合物半導体から成る基板を得る工程とを有することを特徴とする。

【0009】また、請求項3に記載の発明は、請求項2に記載のIII族空化物系化合物半導体基板の製造方法において、前記マスクは、その上にIII族空化物系化合物半導体のエピタキシャル成長が阻害される物質から成ることを特徴とする。

【0010】また、請求項4に記載の発明は、請求項1乃至請求項3のいずれか1項に記載のIII族空化物系化合物半導体基板の製造方法において、第1及び第2の段差の側面は、端全部が【11-20】面であることを特徴とする。

【0011】また、請求項5に記載の発明は、請求項1乃至請求項4のいずれか1項に記載のIII族空化物系化合物半導体基板の製造方法において、第1のIII族空化物系化合物半導体と第2のIII族空化物系化合物半導体とが同組成であることを特徴とする。尚、ここで同組成とは、ドープ程度の差（モル比1パーセント未満の差）は無視するものとする。

【0012】また、請求項6に記載の発明は、請求項1

## [첨부그림 5]

乃至請求項5のいずれか1項に記載のIII族空化物系化合物半導体基板の製造方法において、第2のIII族空化物系化合物半導体と第3のIII族空化物系化合物半導体とが同組成であることを特徴とする。ここにおいても、同組成とは、ドーブ環数の差（モル比1パーセント未満の差）は無視するものとする。

【0013】また、請求項7に記載の発明は、請求項1乃至請求項6のいずれか1項に記載のIII族空化物系化合物半導体基板の製造方法により製造したIII族空化物系化合物半導体基板に形成されたことを特徴とするIII族空化物系化合物半導体電子である。

【0014】更に請求項6のいずれか1項に記載の発明は、請求項1乃至請求項6のいずれか1項に記載のIII族空化物系化合物半導体基板の製造方法により製造したIII族空化物系化合物半導体基板に、異なるIII族空化物系化合物半導体層を複数層することにより得られることを特徴とするIII族空化物系化合物半導体電子である。

【0015】

【作用及び発明の効果】本発明のIII族空化物系化合物半導体基板の製造方法の概要を図1乃至図4を参照しながら説明する。尚、図1、図3では、元基板1及びパッファ層2を有する図を示しているが、本発明は、職方向に貫通圧位を有する第1のIII族空化物系化合物半導体から、エッチングと横方向エビタキシャル成長を2回繰り返すことにより、職方向の貫通圧位の経済されたIII族空化物系化合物半導体基板を得るものであり、パッファ層2は本発明に必須の要素ではない。以下、元基板1面上に、パッファ層2を介して形成された、職方向（基板面に垂直方向）に貫通圧位を有する第1のIII族空化物系化合物半導体層3-1を用いて本発明を適用する例で、本発明の作用効果の要部を説明する。

【0016】図1の（a）のように、第1のIII族空化物系化合物半導体層3-1を元基板1面上に、パッファ層2を介して形成する。次に図1の（b）のように、点状、ストライプ状又は格子状等の島状態にエッチングし、第1の段差を設け、底部に元基板1の凹部が露出するよう形成する。こうして、第1の段差の上部及び側面を核として、第2のIII族空化物系化合物半導体3-2を及び横方向エビタキシャル成長させることで、元基板1の凹部の上方を先端しつつ、上方にも成長させることができる。このとき第2のIII族空化物系化合物半導体3-2が横方向エビタキシャル成長した部分の上部は、III族空化物系化合物半導体層3-1が有する貫通圧位の伝播が抑制される（図1の（c）、（d））。即ち、段差の側面を核として横方向成長する部分は、貫通圧位が職方向に伝播しない。また、第1のIII族空化物系化合物半導体層3-1はパッファ層2を介して元基板1に強く結合しているものの、第2のIII族空化物系化合物半導体3-2と元基板1とは直接には接觸する部分が全くないか極めて小さいので、強く結合してはいない。即ち、

第2のIII族空化物系化合物半導体3-2の元基板1の凹部上方に形成された部分は元基板1から直接応力を受けすることは無い。

【0017】次に、第1の段差として残っていた第1のIII族空化物系化合物半導体層3-1及びパッファ層2を、その上層の第2のIII族空化物系化合物半導体3-2とともにエッチングする。この時、元基板1をも削って凹部を形成する。また、職方向エビタキシャル成長した第2のIII族空化物系化合物半導体3-2及びその上部を第2の段差として残す（図2の（e））。なお、図2の（e）では示していないが、一部第1のIII族空化物系化合物半導体層3-1をウエハ上に残し、そこと接続されたままにしておくことで、図2の（e）のように広い範囲で第2のIII族空化物系化合物半導体3-2を浮上させたかのような状態に置くことができる。この時、第2の段差を形成した第2のIII族空化物系化合物半導体3-2には貫通圧位が著しく抑制されてしまう。こうして、貫通圧位が強く抑制された第2のIII族空化物系化合物半導体3-2から残る第2の段差の上部及び側面を核として、第3のIII族空化物系化合物半導体3-3を及び横方向成長させる（図2の（f））。すると、第3のIII族空化物系化合物半導体3-3は、職方向に伝播する貫通圧位がほとんど無い状態でエビタキシャル成長する。第3のIII族空化物系化合物半導体3-3と元基板1との接触は、第2のIII族空化物系化合物半導体3-2と元基板1との接觸同様、ほとんど無いので、第3のIII族空化物系化合物半導体3-3の元基板1の凹部上方に形成された部分は元基板1から直接応力を受けることは無い。こうして第3のIII族空化物系化合物半導体3-3を早く形成した（図2の（e））後、元基板1を除去すれば、貫通圧位がほとんど無いIII族空化物系化合物半導体基板3-0を得ることができる（図2の（h））。元基板1とIII族空化物系化合物半導体基板3-0の接触面は、第2の段差形成時に残った第1のIII族空化物系化合物半導体層3-1及びパッファ層2の部分のみであり、極めて狭い。よって、その部分について、元基板1を削除するが、武いは、第1のIII族空化物系化合物半導体層3-1及びパッファ層2から成る部分と、元基板1の凹部上方に形成された第2のIII族空化物系化合物半導体3-2及び第3のIII族空化物系化合物半導体3-3とを切断すれば、容易に貫通圧位がほとんど無いIII族空化物系化合物半導体層3-0を得ることができる。尚「基底層を一部を除いてその他全部を残す」とは、軽微上の簡便さから、一部貫通圧位の残った部分を残すことを示すものである。また、当然、エッチングと職及び横方向エビタキシャル成長を3回以上繰り返すことによって基底層が完全に除去された後III族空化物系化合物半導体基板を得ることも、武いは、第3のIII族空化物系化合物半導体3-3を早く形成する段差4のIII族空化物系化合物半導体を用いることも、又はエビタキシャル方法を切り換える

## [첨부그림 6]

ることも、本願説明に包含される（以上請求項1）。

【0018】上述の構成では、元基板1との接触を遮るために元基板1を削って凹部を形成したが、図3及び図4に示すように、元基板1面を露出させてマスク4-1、4-2を形成し、基部隠蔽で（図4の（e）の（e））そのマスクをウエットエッチングにより除去することで、III族窒化物系化合物半導体基板と元基板1との間に空隙を形成しても良い（請求項2）。この時、マスクが、その上にIII族窒化物系化合物半導体のエピタキシャル成長が粗差される物質から成るならば、エピタキシャル成長中及びその後に、III族窒化物系化合物半導体がマスクを介して元基板1から応力を受けることを完全に無くすことができる（請求項3）。

【0019】上記の様な遠い横方向エピタキシャル成長は、III族窒化物系化合物半導体層3-1の段差の側面が（111-20）面であるとき容易に実現可能である（請求項4）。このとき例えば横方向エピタキシャル成長中の成長面の少なくとも上部を（1-20）面のまま保つことができる。また、第1のIII族窒化物系化合物半導体と第2のIII族窒化物系化合物半導体が同組成であるならば、遠い横方向エピタキシャル成長は容易に実現可能である（請求項5）。これは第2のIII族窒化物系化合物半導体と第3のIII族窒化物系化合物半導体とが同組成であるときも同様である（請求項6）。

【0020】以上のような方法により、元基板1から容易に剥離させて、直通駆動のほとんど無いIII族窒化物系化合物半導体基板3-0を得ることができる。尚、図1乃至図4では基板面上に垂直な側面を持つ段差を形成するものと示したが、本発明はこれに限らず、段差の側面は斜めの面でも良い。第1の段差形成と第2の段差形成の組み合わせにより段差的に第1のIII族窒化物系化合物半導体層3-1とバッファ層2をが除去されればよく、一方の段差形成において段差の底部に底面の無い、断面がV字状のものでも良い。これらは以下の説明でも同様である。

【0021】上記の工程で得られたIII族窒化物系化合物半導体基板に電子を形成することで、欠陥の少ない、移動度の大きい層を有する半導体電子をとることができ（請求項7）。

【0022】上記の工程で得られたIII族窒化物系化合物半導体基板に発光電子を形成することで、電子寿命、式いはLEDの開発の改善された発光電子をとことができ（請求項8）。

【0023】  
【発明の実施の形態】図1乃至図4に本発明のIII族窒化物系化合物半導体基板の製造方法の実施の形態の一例の概略を示す。元基板1と、バッファ層2と、第1のIII族窒化物系化合物半導体層3-1とを形成し（図1の（a））、トレンチ状にエッチングする（図1の（b））。この際、エッチングにより段差が生じ、エッ

チングされなかった面を上積として、側面が形成され、段差の底部として元基板1面に凹部を形成する。側面は例えば（111-20）面である。次に横方向エピタキシャル成長する条件で、第1の段差の側面及び上面を移として第2のIII族窒化物系化合物半導体3-2のエピタキシャル成長を行なう。有機金属成長法を用いれば、成長面を（111-20）面に保ったまま横方向エピタキシャル成長が容易に可能である。こうして、段差の側面の横方向成長が生じるならば、第2のIII族窒化物系化合物半導体3-2のその部分については、直通駆動が遮断しない（図1の（c））。こうして、段差の両側面の横方向成長がエッチングされた部分を埋めるよう、エッチング形状と横方向エピタキシャル成長条件とを設定することで、エッチングされた上部の第2のIII族窒化物系化合物半導体3-2には直通駆動が抑制された傾斜を形成することができる（図1の（d））。この後、第1の段差を形成した第1のIII族窒化物系化合物半導体3-1とバッファ層2を、その上層の第2のIII族窒化物系化合物半導体3-2と、元基板1の表面とともにエッチングして除去し、直通駆動の抑制された第2のIII族窒化物系化合物半導体3-2から成る第2の段差を形成する（図2の（e））。なお、図2の（e）では示していないが、一部第1のIII族窒化物系化合物半導体層3-1をウエハ上に残し、そこを剥離されたままにしておくことで、図2の（e）のように広い範囲で第2のIII族窒化物系化合物半導体3-2を浮上させたかのような状態に置くことができる。こうして直通駆動の抑制された第2のIII族窒化物系化合物半導体3-2から成る第2の段差の上面及び側面を移として、第3のIII族窒化物系化合物半導体3-3を鍍及び横方向エピタキシャル成長させれば（図2の（f））、第3のIII族窒化物系化合物半導体3-3の層は直通駆動のほとんど無い層とすることができる。こうして第3のIII族窒化物系化合物半導体層3-3を厚く形成した後（図2の（g））、元基板1を除去して、III族窒化物系化合物半導体基板3-0を得ることができる（図2の（h））。III族窒化物系化合物半導体基板3-0と元基板1の接觸面は、第2の段差形成時に残した第1のIII族窒化物系化合物半導体3-1とバッファ層2のみであるので、この部分を切除するか、この部分と第2のIII族窒化物系化合物半導体3-2及び第3のIII族窒化物系化合物半導体3-3とを切断することで、尚、図3及び図4のように、III族窒化物系化合物半導体かその上にエピタキシャル成長しないマスク4-1、4-2を、それぞれ第1の段差形成時の段差の底部、第2の段差形成時の段差の底部に設けることでも同様にIII族窒化物系化合物半導体基板3-0を容易に得ることができる。尚、マスク4-1、4-2はウエットエッチ等により除去可能なものがより望ましい。

【0024】差荷層としては、元基板1上に形成されたバッファ層、及びこのバッファ層上にエピタキシャル成

## [첨부그림 7]

長いしたIII族変化物系化合物半導体層を1周期として、複数周期形成された層を使用するものでも良い。いずれも粒度の下限として元基板1面を露出させ、その上方に形成されるIII族変化物系化合物半導体層3-2は、主に粒度の上部の最上層のIII族変化物系化合物半導体層3-1を核とした横方向エピタキシャル成長により形成され、歯方向に伝播する粒度転位の抑制された場所とすることができる。

【0025】上記の発明の実施の形態としては、次の中からそれぞれ選択することができる。

【0026】元基板上にIII族変化物系化合物半導体を重ね層を形成する場合は、元基板としてはサファイア、シリコン(Si)、炭化ケイ素(SiC)、スピネル(MgAl<sub>2</sub>O<sub>4</sub>)、ZnO、In<sub>2</sub>O<sub>3</sub>その他の無機結晶基板、リン化ガリウム又は珪化ガリウムのようなIII-V族化合物半導体あるいは真道転位を有する変化ガリウム(GaN)その他III族変化物系化合物半導体等を用いることができる。

【0027】III族変化物系化合物半導体層を形成する方法としては有機金属蒸気相成長法(MOCVD又はMBE)が好ましいが、分子鉄気相成長法(MBE)、ハライド鉄相成長法(Halide VPE)、波相成長法(LPE)等を用いても良く、各層を各々異なる成長方法で形成しても良い。

【0028】例えばサファイア基板を元基板として、III族変化物系化合物半導体を積層する際、結晶性良く形成させたため、サファイア基板との格子不整合を是正すべくバッファ層を形成することが好ましい。他の基板を元基板として使用する場合もバッファ層を設けることが望ましい。バッファ層としては、低温で形成させたIII族変化物系化合物半導体Al<sub>x</sub>G<sub>1-x</sub>N(0≤x≤1, 0≤y≤1, 0≤z≤y≤1)、より好ましくはAl<sub>x</sub>G<sub>1-x</sub>N(0≤x≤1)が用いられる。このバッファ層は单層でも良く、組成等の異なる多重層としても良い。バッファ層の形成方法は、380～420℃の低温で形成するものでも良く、逆に1000～1100℃の範囲で、MOCVD法で形成しても良い。また、DCマグネットロニンスパッタ装置を用いて、高純度金属アルミニウムと窒素ガスを原料料として、リアクティブスパッタ法によりAlNから成るバッファ層を形成することもできる。同様に一般式Al<sub>x</sub>G<sub>1-x</sub>N(0≤x≤1, 0≤y≤1, 0≤z≤y≤1)の組成比は任意の)のバッファ層を形成することができる。更には熱蒸法、イオンフレーティング法、レーザアブレーション法、ECR法を用いることができる。物理密着法によるバッファ層は、200～600℃で行うのが望ましい。さらに望ましくは300～500℃であり、さらに望ましくは350～450℃である。これらのスパッタリング法等の物理密着法を用いた場合には、バッファ層の厚さは、100～3000Åが望ましい。さらに望ましくは、100～400Åが望ましく、最も望ましくは、100～200Åである。多層層としては、例えばAl<sub>x</sub>G<sub>1-x</sub>N(0≤x≤1)から成る層とGaN層とを交互に形成する、組成の同じ層を形成温度を例えれば600℃以下と1000

℃以上として交互に形成するなどの方法がある。勿論、これらを組み合わせても良く、多層層は3種以上のIII族変化物系化合物半導体Al<sub>x</sub>G<sub>1-x</sub>N(0≤x≤1, 0≤y≤1, 0≤z≤y≤1)を積層しても良い。一般的には基層層は非晶質であり、中間層は单結晶である。堆積層と中間層を1周期として複数周期形成しても良く、繰り返しは任意周期で良い。繰り返しは大きいほど結晶性が良くなる。

【0029】バッファ層及び上層のIII族変化物系化合物半導体層は、III-V族元素の組成の一部は、ボロン(B)、タリウム(Tl)で置き換ても、また、セリウム(Sc)の組成一部をリン(Al)、ヒ素(As)、アンチモン(Sb)、ビスマス(Bi)で置き換えても本発明を実質的に適用できる。また、これら元素を組成に表示できない程度のドープをしたものでも良い。例えば組成にインジウム(In)、ヒ素(As)を有しないIII族変化物系化合物半導体であるAl<sub>x</sub>G<sub>1-x</sub>N(0≤x≤1)に、アルミニウム(Al)、ガリウム(Ga)よりも原子半径の大きなインジウム(In)、又は窒素(N)よりも原子半径の大きなヒ素(As)をドープすることで、窒素原子の抜けによる結晶の折断歪みを圧縮歪みで補償し結晶性を良くしても良い。この場合はアクセプタ不純物がIII族原子の位置に容易に入るために、p型結晶をアスクローリンで得ることもできる。このようにして結晶性を良くすることで本願発明と合わせて更に粒度転位を100乃至1000分の1程度にまで下げることもできる。バッファ層とIII族変化物系化合物半導体層とが2周期以上で形成されている基底層の場合、各III族変化物系化合物半導体層に主たる構成元素よりも原子半径の大きな元素をドープすると更に良い。なお、III族変化物系化合物半導体基板を得た後、発光素子をとして構成する場合は、本条III族変化物系化合物半導体の2元系、若しくは3元系を用いることが望ましい。

【0030】n型のIII族変化物系化合物半導体層を形成する場合には、n型不純物として、Si、Ge、Se、Te、C等IV族元素又はVI族元素を添加することができる。また、p型不純物としては、Zn、Hg、Be、Ca、Sr、Ba等II族元素又はVII族元素を添加することができる。これらを複数或いはn型不純物とp型不純物を同一層にドープしても良い。こうして任意の伝播層を有するn型又はp型のIII族変化物系化合物半導体基板を得ることができる。

【0031】横方向エピタキシャル成長としては成長面が元基板に垂直となるものが望ましいが、元基板に対し斜めのファセット面のまま成長するものでも良い。この際、粒度の底部に底部の無い、斜面がV字状のものでも良い。

【0032】横方向エピタキシャル成長としては、横方向エピタキシャル成長面の少なくとも上部と元基板面とは垂直であることがより望ましく、更にはいずれもIII族変化物系化合物半導体の{11-20}面であること

がより望ましい。

【0033】エッチングする際は、深さと幅の関係を過切なものとし、横方向エピタキシャル成長により空ができるよう心配を設ける。

【0034】元基板上に接着するIII族空化物系化合物半導体層の接線方向が予想できる場合は、III族空化物系化合物半導体層の $\alpha$ 面（{11-20}面）又は $\gamma$ 面（{1-100}面）に垂直となるようストライプ状にマスク或いはエッチングを施すことが有用である。なお、島状、格子状等に、上記ストライプ及びマスクを任意に設計して良い。横方向エピタキシャル成長面は、元基板面に垂直なものか他、元基板面に対し斜めの角度の成長面でも良い。III族空化物系化合物半導体層の $\alpha$ 面として（{11-20}面）を横方向エピタキシャル成長面とするとには例えばストライプの島状方向はIII族空化物系化合物半導体層の $\gamma$ 面である（{1-100}面）に垂直とする。例えば元基板をサファイアの $\alpha$ 面又は $\gamma$ 面とする場合は、どちらもサファイアの $\alpha$ 面がその上に形成されるIII族空化物系化合物半導体層の $\alpha$ 面と通常一致するので、これに合わせてエッチングを施す。点状、格子状その他の島状とする場合も、斜側（側壁）を形成する面が{11-20}面とすることが望ましい。

【0035】エッチングマスクは、多結晶シリコン、多結晶空化物半導体等の多結晶半導体、酸化珪素(SiO<sub>2</sub>)、空化珪素(SiN<sub>x</sub>)、酸化チタン(TiO<sub>x</sub>)、酸化ジルコニウム(ZrO<sub>x</sub>)等の酸化物、空化物、チタン(Ti)、タンクステン(W)のような高融点金属、これらの多層膜をもちいることができる。これらの成膜方法は熱蒸、スパッタ、CVD等の気相成長の他、任意である。このマスクは横方向エピタキシャル成長の際に除去しても、また残したままマスクを残すよう横方向エピタキシャル成長させても良い。但し除去した方が横方向エピタキシャル成長させるIII族空化物系化合物半導体の結晶性は良くなる。また、マスクを残した場合、マスク側の底部で結晶が発生する恐れもある。

【0036】エッチングをする場合は反応性イオンエッチング(RIE)が望ましいが、任意のエッチング方法を用いることができる。元基板面に垂直な側面を有する段差を形成するのないものとして、異方性エッチングにより例えば段差の底部に底面の無い、断面がV字状のものを形成しても良い。

【0037】段差の底部のマスクは、ウエットエッチできるものならはいすれでもよく、上記のエッチング用マスクで示したもののが使用できる。また、段差の底部のマスクのウエットエッチの方法も任意である。例えば段差の底部のマスクとして二酸化ケイ素を使用した場合はウエットエッチとしてフッ酸系エッチャントが使用できる。

【0038】上記の算過乾燥のほとんど無いIII族空化物系化合物半導体基板にFET、発光素子等の半導体素

子を形成することができる。発光素子の場合は、発光層は多量子井戸構造(MQW)、量子ドット井戸構造(SQW)の他、ホモ構造、ヘテロ構造、ダブルヘテロ構造のものが考えられるが、p-n結合或いはp-n接合等により形成しても良い。

【0039】上述の、算過乾燥のほとんど無いIII族空化物系化合物半導体基板を、元基板1と離離する方法としては、剥離の他、メカノケミカルボリッシングその他はである。本発明によるIII族空化物系化合物半導体基板は、より大きなIII族空化物系化合物半導体結晶を形成するための基板として用いることができる。

【0040】以下、発明の具体的な実施例に參照して説明する。素子の実施例として発光素子をあげるが、本発明は下記実施例に限定されるものではなく、任意の素子に適用できるIII族空化物系化合物半導体基板の製造方法を示している。

【0041】本発明のIII族空化物系化合物半導体は、有機金属化合物酸成長法（以下「MOCVD」と示す）による気相成長により製造された。用いられたガスは、アソモニア(NH<sub>3</sub>)とキャリアガス(地ガスはH<sub>2</sub>とトリメチルガリウム(Ga(CH<sub>3</sub>)<sub>3</sub>、以下「TMG」と記す)とトリメチルアルミニウム(Al(CH<sub>3</sub>)<sub>3</sub>、以下「TMAl」と記す)、トリメチルインジウム(In(CH<sub>3</sub>)<sub>3</sub>、以下「TMI」と記す)、シクロヘキサンジエニルマグネシウム(O<sub>2</sub>H(CH<sub>2</sub>)<sub>2</sub>、以下「Cp<sub>2</sub>Mg」と記す)である。

【0042】(第1実施例)本実施例の工程を図1及び図2に示す。有機洗浄及び熱処理により洗浄した $\alpha$ 面を主面とし、半結晶のサファイア基板1上に、温度を400℃まで低下させ、H<sub>2</sub>を10L/min、NH<sub>3</sub>を5L/min、TMGを20μmol/minで約3分間供給してInNのバッファ層2を約4nmの厚さに形成した。次に、サファイア基板1の温度を1000℃に保持し、H<sub>2</sub>を20L/min、NH<sub>3</sub>を10L/min、TMGを20μmol/minで導入し、脱厚約1μmのGaN層3-1を形成した(図1の(a))。

【0043】ハードベークレジストマスクを使用して、反応性イオンエッチング(RIE)を用いた選択ドライエッチングにより、幅10μm、間隔10μm、深さ約1.2μmのストライプ状にエッチングした。これにより、GaN層3-1とバッファ層2の幅10μm、距離約1μmの上級と、深さ0.2μmのサファイア基板1の凹部とが互に形成された(図1の(b))。この時、深さ1μmの段差を形成する側面は、GaN層3-1の{11-20}面とした。

【0044】次に、サファイア基板1の温度を1150℃に保持し、H<sub>2</sub>を20L/min、NH<sub>3</sub>を10L/min、TMGを2μmol/minで導入し、GaN層3-1の深さ1μmの段差を形成する側面である{11-20}面を核としてGaN層3-2を横方向エピタキシャル成長により形成した。初期段階において、段差の上面の横方向エピタキシャル成長は少なかつた。(図1の(c))。こうして主に{11-20}面を成長面とする横方向エピタキシャル成長により段差が

## [첨부그림 9]

埋められ、表面が平坦となった。GaN層3-1及びGaN層3-2の膜厚は合計約1.5μmであった(図1の(d))。

【0045】次に、ハードベークレジストマスクを使用して、反応性イオンエッティング(RIE)を用いた選択ドライエッティングにより、幅10μm、間隔10μm、深さ約1.7μmのストライプ状にエッティングして、GaN層3-1とバッファ層を上層のGaN層3-2、サファイア基板1面とともに塗全部除去した(図2の(e))。この基板を概要図として図3に示す。即ち、図3の(e)が、図1の(b)の平面図に対応し、Bと示したところがサファイア基板1の凹部が形成されたところである。また、図3の(b)が、図2の(e)の平面図に対応し、Aと示したところがサファイア基板1の凹部が露出したところである。尚、図3の(b)に示した通り、GaN層3-1を周辺部に残した(図2の(e))には図示されていない。

【0046】これにより、GaN層3-2の幅10μm、底差約1.5μmの上部と、幅10μm、深さ0.2μmのサファイア基板1の凹部とが交互に形成された(図2の(e))。この時、深さ1.5μmの底差を形成する側面は、GaN層3-2の(11-20)面とした。

【0047】次に、サファイア基板1の温度を1150℃に保持し、H<sub>2</sub>を20L/min、NH<sub>3</sub>を10L/min、TMGを2.0μmol/minで導入し、GaN層3-2の深さ1.5μmの底差を形成する側面である(11-20)面を核としてGaN層3-2を横方向エピタキシャル成長により形成した。初期段階において、底差の上面の横方向エピタキシャル成長は少なかつた。(図3の(f))。こうして主に(11-20)面を成長面とする横方向エピタキシャル成長により底差が埋められ、表面が平坦となった。このち、H<sub>2</sub>を20L/min、NH<sub>3</sub>を10L/min、TMGを300μmol/minで導入し、GaN層3-2を成長させ、GaN層3-2とGaN層3-3とを合計300μmの厚さとした(図3の(g))。このうちGaN層3-2とGaN層3-3とから成るサファイア基板3-0を、GaN層3-1(図3の(c)参照)の埋った部分との境界でダイシングによりサファイア基板1とともに分離し、サファイア基板1から分離して得た(図2の(h))。GaN層3-0は、貫通部位がほとんど無かった。

【0048】【第2実施例】本実施例の工程を図4及び図4に示す。石鹼洗浄及び熱処理により洗浄したa面を正面とし、単結晶のサファイア基板1上に、温度を400℃まで低下させて、H<sub>2</sub>を10L/min、NH<sub>3</sub>を5L/min、TMGを2.0μmol/minで約3分間供給してH<sub>2</sub>のバッファ層2を約40nmの厚さに形成した。次に、サファイア基板1の温度を1000℃に保持し、H<sub>2</sub>を20L/min、NH<sub>3</sub>を10L/min、TMGを300μmol/minで導入し、膜厚約1μmのGaN層3-1を形成した。

【0049】ハードベークレジストマスクを使用して、反応性イオンエッティング(RIE)を用いた選択ドライエッティングにより、幅10μm、間隔10μm、深さ約1μmの

ストライプ状にエッティングした。これにより、GaN層3-1とバッファ層2の幅10μm、底差約1μmの上部と、幅10μmの露出したサファイア基板1面とが交互に形成された(図3の(g))。この時、深さ1.5μmの底差を形成する側面は、GaN層3-1の(11-20)面とした。

【0050】次に、一様に二酸化シリコン膜(s102)をスパッタで形成した。その後、レジストを塗布してフォトリソグラフ工程を経て、その二酸化シリコン膜を残す部分にレジストを残し、レジストで覆われていない部分をウエットエッティングした。これにより、図3(b)に示す横幅の、マスク4-1を有するウエハが得られた。

【0051】次に、サファイア基板1の温度を1150℃に保持し、H<sub>2</sub>を20L/min、NH<sub>3</sub>を10L/min、TMGを2.0μmol/minで導入し、GaN層3-2の深さ1μmの底差を形成する側面である(11-20)面を核としてGaN層3-2を横方向エピタキシャル成長により形成した。初期段階において、底差の上面の横方向エピタキシャル成長は少なかつた。(図3の(c))。こうして主に(11-20)面を成長面とする横方向エピタキシャル成長により底差が埋められ、表面が平坦となった。GaN層3-1及びGaN層3-2の膜厚は合計約1.5μmであった(図3の(d))。

【0052】次に、ハードベークレジストマスクを使用して、反応性イオンエッティング(RIE)を用いた選択ドライエッティングにより、幅10μm、間隔10μm、深さ約1.5μmのストライプ状にエッティングして、GaN層3-1とバッファ層2を上層のGaN層3-2とともに塗全部除去した。これにより、GaN層3-2の幅10μm、底差約1.5μmの上部と、幅10μmの露出したサファイア基板1面とが交互に形成された。この時、深さ1.5μmの底差を形成する側面は、GaN層3-2の(11-20)面とした。次に、一様に二酸化シリコン膜(s102)をスパッタで形成した。その後、レジストを塗布してフォトリソグラフ工程を経て、その二酸化シリコン膜を残す部分にレジストを残し、レジストで覆われていない部分をウエットエッティングした。これにより、s102マスク4-2を有するウエハが得られた(図4の(e))。ここまででの概略は第1実施例と同様であり、概要図として図3に示す。即ち、図3の(e)が、図3の(b)の平面図に対応し、Bと示したところがサファイア基板1面にs102マスク4-1を形成したところである。また、図3の(b)が、図4の(e)の平面図に対応し、Aと示したところがサファイア基板1面にs102マスク4-2を形成したが露出したところである。尚、図3の(b)に示した通り、作業性を考慮してGaN層3-1を周辺部に残した(図4の(e))には図示されていない。

【0053】次に、サファイア基板1の温度を1150℃に保持し、H<sub>2</sub>を20L/min、NH<sub>3</sub>を10L/min、TMGを2.0μmol/minで導入し、GaN層3-2の深さ1.5μmの底差を形成する側面である(11-20)面を核としてGaN層3-2を横方向エピタキシャル成長により形成した。初期段階において

て、基板の上面の電方向エピタキシャル成長は少なかつた。(図4の(1))。こうして主に(11-20)面を成長面とする換方向エピタキシャル成長により段差が埋められ、表面が平坦となった。このうち、H<sub>2</sub>を20L/min, NH<sub>3</sub>を10L/min, TMGを300μmol/minで送入し、GaN層33を成長させ、GaN層32とGaN層33を合計30μmの厚さとした(図4の(c))。次に、フッ酸系ウエットエッチングにより、SiO<sub>2</sub>マスク41及び42を除去した。このうちGaN層32とGaN層33とから成るGaN基板30を、GaN層31(図5の(c)参照)の残った部分との境界でダイシングによりサファイア基板1とともに分離し、サファイア基板1から分離して得た(図4の(h))。GaN基板30は、直通伝導がほとんど無かつた。

【0054】【第3実施例】本実施例では、第1の実施例でGaN層32とGaN層33の形成時にシリコン(SiH4)を供給して得られたn型GaN基板101を用いた。n型GaN基板101上に温度1150℃で、H<sub>2</sub>を10L/min, NH<sub>3</sub>を10L/min, TMGを100μmol/min, TMFを10μmol/min, H<sub>2</sub>ガスにより0.66ppmに希釈されたシリコン(Si)ドープのn-Al<sub>0.15</sub>Ga<sub>0.85</sub>Nから成るn-Al<sub>0.15</sub>Ga<sub>0.85</sub>N層102を形成した。この上にシリコン(Si)ドープのGaNから成るnガイド層103、M-GW構造の発光層104、マグネシウム(Mg)ドープのGaNから成るpガイド層105、マグネシウム(Mg)ドープのAl<sub>0.08</sub>Ga<sub>0.92</sub>Nから成るpクラッド層106、マグネシウム(Mg)ドープのGaNから成るpコンタクト層107を形成した。次にpコンタクト層107上に金(Au)から成る電極108Aを、n型GaN基板101表面にアルミニウム(Al)から成る電極108Bを、n型GaN基板101に形成した(図6)。レーザダイオード(LED)100は、直通伝導のほとんど無いn型GaN基板101に形成されており、レーザダイオード(LED)100は電子寿命及び発光効率が著しく向上した。

【0055】【第4実施例】本実施例でも基板としてn型GaN基板を用いた。n型GaN基板201にn-Al<sub>0.15</sub>Ga<sub>0.85</sub>N層202、発光層203、マグネシウム(Mg)ドープのAl<sub>0.15</sub>Ga<sub>0.85</sub>Nから成るpクラッド層204を形成した。次にpクラッド層204上に金(Au)から成る電極205Aを、シリコン基板201表面にアルミニウム(Al)から成る電極205Bを形成した(図7)。このようにして形成した発光ダイオード(LED)200は電子寿命及び発光効率が著しく向上した。

【0056】(エッチングの変形)また、図8は、3組の(11-20)面により、島状に段差の上段を形成す

る例である。図8の(a)は、3組の(11-20)面で形成される外周を示しているが、これは理解のため簡略化した様式図であり、実際には島状の段差の上段はウエハ当たり数千万個形成して良い。図8の(b)では、島状の段差の上段に対し、段差の底面は3倍の面積を有する。図8の(c)では、島状の段差の上段に対し、段差の底面は5倍の面積を有する。

【図1】本発明の第1の実施例に係るIII族窒化物系化合物半導体基板の製造工程の前半を示す断面図。

【図2】本発明の第1の実施例に係るIII族窒化物系化合物半導体基板の製造工程の後半を示す断面図。

【図3】本発明の第2の実施例に係るIII族窒化物系化合物半導体基板の製造工程の前半を示す断面図。

【図4】本発明の第2の実施例に係るIII族窒化物系化合物半導体基板の製造工程の後半を示す断面図。

【図5】第1、第2のIII族窒化物系化合物半導体のエッチングと、形成される第2、第3のIII族窒化物系化合物半導体基板の剛を示す様式図。

【図6】本発明の第3の実施例に係るIII族窒化物系化合物半導体発光素子の構造を示す断面図。

【図7】本発明の第4の実施例に係るIII族窒化物系化合物半導体発光素子の構造を示す断面図。

【図8】III族窒化物系化合物半導体を伝搬する直通伝導を示す断面図。

【符号の説明】

1 元基板

2 パッフ層

3 0 III族窒化物系化合物半導体基板

3 1 第1のIII族窒化物系化合物半導体(層)

3 2 第2のIII族窒化物系化合物半導体(層)

3 3 第3のIII族窒化物系化合物半導体(層)

4 1, 4 2 SiO<sub>2</sub>マスク

1 0 1, 2 0 1 n-GaN基板

1 0 2, 2 0 2 n-Al<sub>0.15</sub>GaNクラッド層

1 0 3 n-GaNガイド層

1 0 4, 2 0 3 発光層

1 0 5 p-GaNガイド層

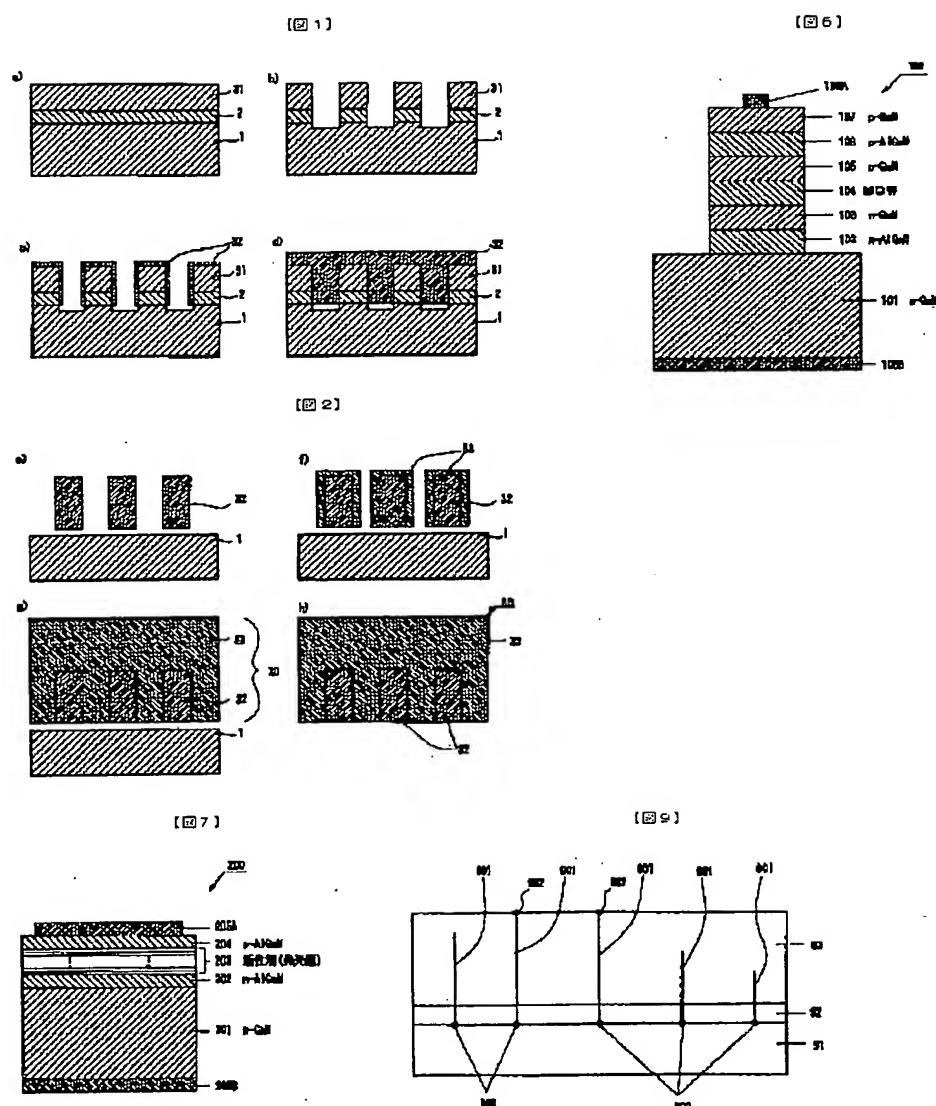
1 0 6, 2 0 4 p-Al<sub>0.15</sub>GaNクラッド層

1 0 7 p-GaN層

1 0 8 A, 2 0 5 A p電極

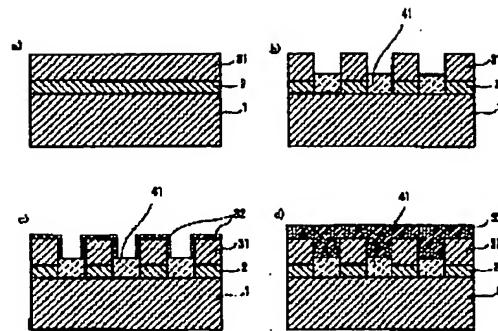
1 0 8 B, 2 0 5 B n電極

### [첨부그림 11]

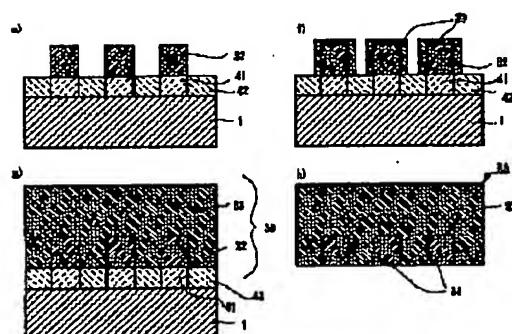


[첨부그림 12]

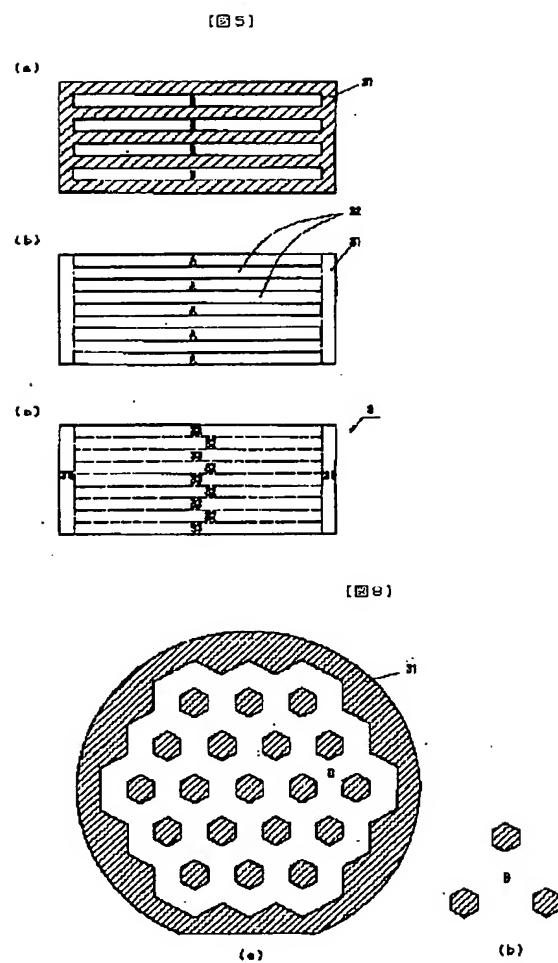
[그림 3]



[그림 4]



[첨부그림 13]



[첨부그림 14]

フロントページの焼き

(72)登記者 半緑 城太  
雲知県四日市郡四日町大字落合字長堀 1  
番地 豊田台成株式会社内

F ターム(参考) 4G077 RA03 BE15 DB00 EF03  
SF041 WA40 FA42 CA44 CA05 CA34  
CA40 LA05 CA74  
SF045 WA04 FA05 AB09 AB14 AB17  
AC08 AD14 AF03 BE12 DA53  
HA13  
SF073 WA45 FA74 CA07 CB02 CB05  
CB07 DA05 DA07 DA25 DA35  
EA29

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**